

MSP430実装評価用ボード マニュアル

(VMSP430-F5438A)

1. 概要

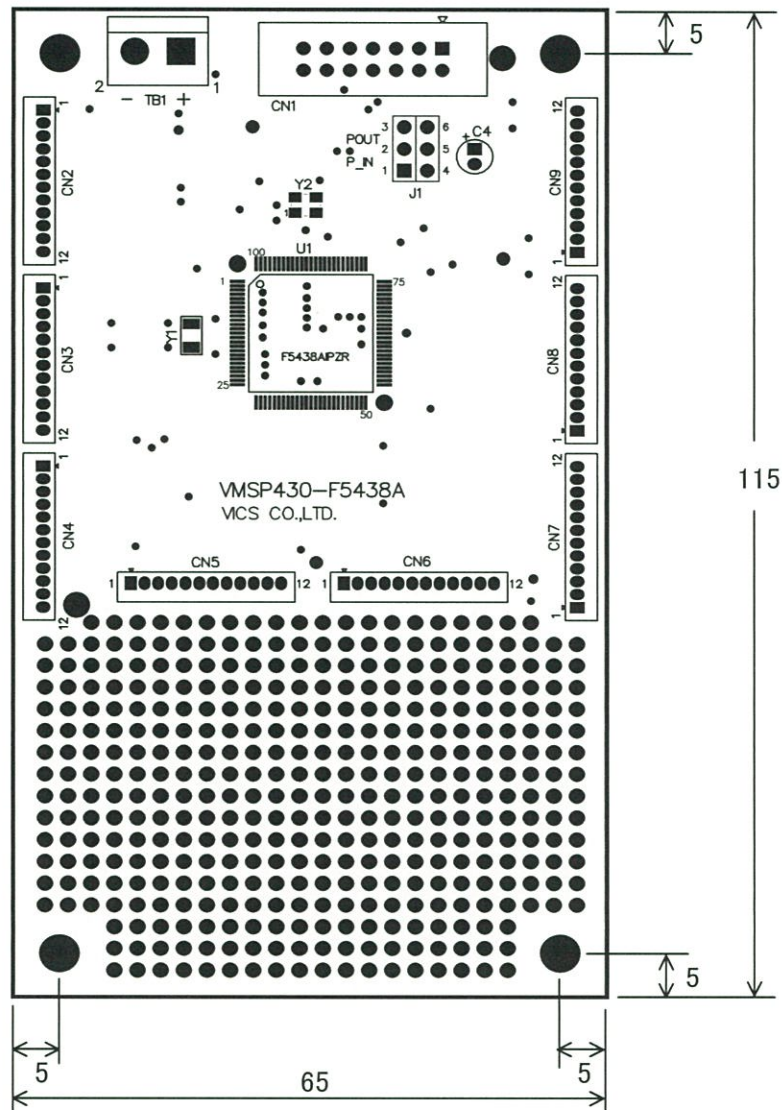
- TI社製超低消費マイクロコントローラMSP430F5438A用100pinQFP実装評価ボードです。
- 2.54mmピッチ両面スルーホールユニバーサルエリアがありますのでDIP_IC、ディスクリート部品等を実装する事ができます。
- TI社製MSP430開発ツールMSP-FET430UxxとJTAGで接続しターゲットボードとして使用します。
- TI社ホームページから限定版Cコンパイラをダウンロードする事が出来ますので開発ツールと併せ本ボードを使用し安価で迅速に動作確認や組込システムを構築する事が出来ます。

2. 特長

- 対応CPU:MSP430F5438AIPZ (100pin QFP)
- JTAGモードに対応
- MSP430F5438AIPZのほとんどのピンが拡張CNに接続されています。

CPU	TI社:MSP430F5438AIPZ 16bit RISC CPU 低電圧動作:DC1.8V~3.6V メモリ:内蔵ROM 256KB + 256B FLASH 内蔵RAM 16KB 超低消費電力 -Active Mode:230 μ A at 8MHz,3.0V -Stanby Mode(VLO):1.2 μ A -Off Mode(RAM Retention):0.1 μ A 乗算器:32X32 電源監視、PMM、BOR、etc DMA:3ch タイマ 16bit A:3ch B:7ch ウォッチドッグ、RTC USCI:8ch= (UART/LIN/IrDA/SPI):4chならびに(I2C/SPI):4ch 12bit AD \times 16ch 温度センサ コンパレータ I/O: 87
デバッグ・ インターフェース	JTAG(拡張用14pinCN) POWER IN - POWER OUT (JTAGよりの電源供給-外部より供給) 切り替えジャンパ付き
外部電源入力 (端子台)	入力範囲: 1.8~5V 使用昇降圧DCDC用IC: TPS63031DSK(TI) 端子台: ML-35-A-2P(サトーパーツ)
拡張用CN	12pin \times 8 基板接続用コネクタ ハウジング: ZHR-12 コンタクト: SZH-002T-P0.5(JST)
基板外形	65mm \times 115mm
動作温度範囲	0 $^{\circ}$ C~40 $^{\circ}$ C

3. 外形図 (単位:mm)

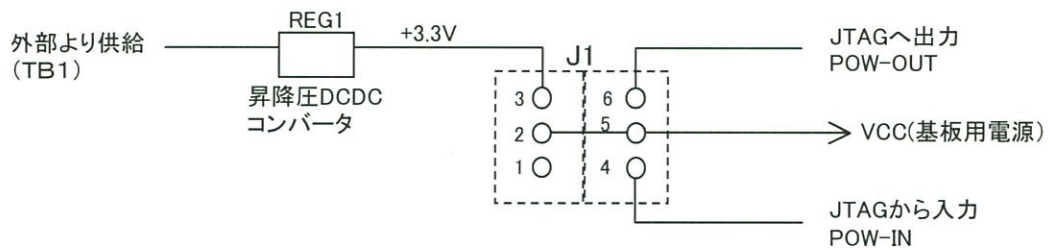


4. ジャンパーピン設定

電源供給はJTAG、又は外部入力から昇降圧DCDCコンバータで3.3Vを作っている電源のいずれかをジャンパで選択する事が出来ます。

J1: 電源設定

- 1-2、4-5短絡: JTAGより電源供給を受ける
- 2-3、5-6短絡: 外部(TB1)より電源を受ける



5. 外部拡張コネクタ配置

CN2 No	CPU		
	No	信号名	I/O
1	97	P6.0/A0	I/O
2	98	P6.1/A1	I/O
3	99	P6.2/A2	I/O
4	100	P6.3/A3	I/O
5	1	P6.4/A4	I/O
6	2	P6.5/A5	I/O
7	3	P6.6/A6	I/O
8	4	P6.7/A7	I/O
9	5	P7.4/A12	I/O
10	6	P7.5/A13	I/O
11		VCC	
12		GND	

CN6 No	CPU		
	No	信号名	I/O
1		VCC	
2		GND	
3	45	P4.2/TB0.2	I/O
4	46	P4.3/TB0.3	I/O
5	47	P4.4/TB0.4	I/O
6	48	P4.5/TB0.5	I/O
7	49	P4.6/TB0.6	I/O
8	50	P4.7/TB0CLK/SMCLK	I/O
9	51	P5.4/UCB1SOMI/UCB1SCL	I/O
10	52	P5.5/UCB1CLK/UCA1STE	I/O
11	53	P5.6/UCA1TXD/UCA1SIMO	I/O
12	54	P5.7/UCA1RXD/UCA1SOMI	I/O

CN3 No	CPU		
	No	信号名	I/O
1	7	P7.6/A14	I/O
2	8	P7.7/A15	I/O
3	9	P5.0/A8	I/O
4	10	P5.1/A9	I/O
5	17	P1.0/TA0CLK/ACLK	I/O
6	18	P1.1/TA0.0	I/O
7	19	P1.2/TA0.1	I/O
8	20	P1.3/TA0.2	I/O
9	21	P1.4/TA0.3	I/O
10	22	P1.5/TA0.4	I/O
11		VCC	
12		GND	

CN7 No	CPU		
	No	信号名	I/O
1		VCC	
2		GND	
3	55	P7.2/TB0OUTH/SVMOUT	I/O
4	56	P7.3/TA1.2	I/O
5	57	P8.0/TA0.0	I/O
6	58	P8.1/TA0.1	I/O
7	59	P8.2/TA0.2	I/O
8	60	P8.3/TA0.3	I/O
9	61	P8.4/TA0.4	I/O
10			
11	65	P8.5/TA1.0	I/O
12	66	P8.6/TA1.1	I/O

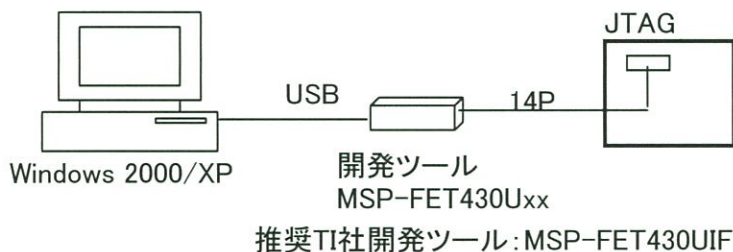
CN4 No	CPU		
	No	信号名	I/O
1	23	P1.6/SMCLK	I/O
2	24	P1.7	I/O
3	25	P2.0/TA1CLK/MCLK	I/O
4	26	P2.1/TA1.0	I/O
5	27	P2.2/TA1.1	I/O
6	28	P2.3/TA1.2	I/O
7	29	P2.4/RTCCLK	I/O
8	30	P2.5	I/O
9	31	P2.6/ACLK	I/O
10	32	P2.7/ADC12CLK/DMAE0	I/O
11		VCC	
12		GND	

CN8 No	CPU		
	No	信号名	I/O
1		VCC	I/O
2		GND	I/O
3	67	P8.7	I/O
4	68	P9.0/UCB2STE/UCA2CLK	I/O
5	69	P9.1/UCB2SIMO/UCB2SDA	I/O
6	70	P9.2/UCB2SOMI/UCB2SCL	I/O
7	71	P9.3/UCB2CLK/UCA2STE	I/O
8	72	P9.4/UCA2TXD/UCA2SIMO	I/O
9	73	P9.5/UCA2RXD/UCA2SOMI	I/O
10	74	P9.6	
11	75	P9.7	I/O
12	76	P10.0/UCB3STE/UCA3CLK	I/O

CN5				CN9			
CN5 No	CPU			CN9 No	CPU		
	No	信号名	I/O		No	信号名	I/O
1	33	P3.0/UCB0STE/UCA0CLK	I/O	1	VCC		
2	34	P3.1/UCB0SIMO/UCA0SDA	I/O	2	GND		
3	35	P3.2/UCB0SOMI/UCA0SCL	I/O	3	77	P10.1/UCB3SIMO/UCA3SDA	I/O
4	36	P3.3/UCB0CLK/UCA0STE	I/O	4	78	P10.2/UCB3SOMI/UCB3SCL	I/O
5	39	P3.4/UCA0TXD/UCA0SIMO	I/O	5	79	P10.3/UCB3CLK/UCA3STE	I/O
6	40	P3.5/UCB0RXD/UCA0SOMI	I/O	6	80	P10.4/UCA3TXD/UCA3SIMO	I/O
7	41	P3.6/UCB1STE/UCA1CLK	I/O	7	81	P10.5/UCA3RXD/UCA3SOMI	I/O
8	42	P3.7/UCB1SIMO/UCB1SDA	I/O	8	82	P10.6	I/O
9	43	P4.0/TB0.0	I/O	9	83	P10.7	I/O
10	44	P4.1/TB0.1	I/O	10	84	P11.0/ACLK	I/O
11		VCC		11	85	P11.1/MCLK	I/O
12		GND		12	86	P11.2/SMCLK	I/O

6. MSPツール接続例

TI社開発ツールを用意し、無償の限定版Cコンパイラをダウンロードしますと低コストでMSPの性能評価や組込評価を行う事が出来ます。
PCと開発ツールとの接続を以下に示します。



株式会社ビックス
〒180-0022
東京都武蔵野市境2-2-20 武蔵境スクエアミューズ3F
<http://www.vics.co.jp/index.html>
E-MAIL: info@vics.co.jp